

## FIȘA DISCIPLINEI

Anul universitar 2022 - 2023

### 1. Date despre program

1.1. Instituția de învățământ superior	Universitatea Lucian Blaga din Sibiu
1.2. Facultatea	Facultatea de Inginerie
1.3. Departament	Departamentul de Calculatoare și Inginerie Electrică
1.4. Domeniul de studiu	Calculatoare și Tehnologia Informației
1.5. Ciclu de studii <sup>1</sup>	Licență
1.6. Specializarea	CALCULATOARE

### 2. Date despre disciplină

2.1. Denumirea disciplinei	Limbaje de descriere hardware		Cod	C.506.SO	
2.2. Titular activități de curs	dr.ing. Constantin DIACONESCU				
2.3. Titular activități practice	dr.ing. Ion MIRONESCU, ing. Andrei MĂRGINAȘ, ing. Eugen VESA				
2.4. An de studiu <sup>2</sup>	3	2.5. Semestrul <sup>3</sup>	5	2.6. Tipul de evaluare <sup>4</sup>	C
2.7. Regimul disciplinei <sup>5</sup>	O	2.8. Categoria formativă a disciplinei <sup>6</sup>	S		

### 3. Timpul total estimat

<b>3.1. Extinderea disciplinei în planul de învățământ – număr de ore pe săptămână</b>					
3.1.a.Curs	3.1.b. Seminar	3.1.c. Laborator	3.1.d. Proiect	3.1.e Alte	Total
2	-	2	-	-	<b>4</b>
<b>3.2. Extinderea disciplinei în planul de învățământ – Total ore din planul de învățământ</b>					
3.2.a.Curs	3.2.b. Seminar	3.2.c. Laborator	3.2.d. Proiect	3.2.e Alte	Total <sup>7</sup>
28	-	28	-	-	<b>56</b>
<b>Distribuția fondului de timp pentru studiu individual<sup>8</sup></b>					<b>Nr. ore</b>
Studiul după manual, suport de curs, bibliografie și notițe					28
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					10
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					14
Tutoriat <sup>9</sup>					14
Examinări <sup>10</sup>					3
<b>3.3. Total ore alocate studiului individual<sup>11</sup> (NOSIsem )</b>					<b>69</b>
<b>3.4. Total ore din Planul de învățământ (NOADsem)</b>					<b>56</b>
<b>3.5. Total ore pe semestru<sup>12</sup> (NOADsem + NOSIsem )</b>					<b>125</b>
<b>3.6. Nr ore / ECTS</b>					<b>25</b>
<b>3.7. Număr de credite<sup>13</sup></b>					<b>5</b>

#### 4. Precondiții (acolo unde este cazul)

<b>4.1.</b> Discipline necesar a fi promovate anterior (de curriculum) <sup>14</sup>	<ul style="list-style-type: none"> <li>- Proiectare logică</li> <li>- Electronică digitală</li> </ul>
<b>4.2.</b> Competențe	<ul style="list-style-type: none"> <li>- Competențe generale de programarea calculatoarelor</li> <li>- Utilizarea aparaturii electronice de laborator</li> </ul>

#### 5. Condiții (acolo unde este cazul)

<b>5.1.</b> De desfășurare a cursului <sup>15</sup>	Tablă, videoproiector
<b>5.2.</b> De desfășurare a activităților practice (lab/sem/pr/aplic) <sup>16</sup>	Medii de proiectare VHDL (Galaxy6.3, ActivHDL-Sim) Plăci de dezvoltare a aplicațiilor CPLD, FPGA

#### 6. Competențe specifice acumulate<sup>17</sup>

		Număr de credite alocat disciplinei <sup>18</sup>	5	Repartizare credite pe competențe <sup>19</sup>
<b>6.1. Competențe profesionale</b>	CP1	Operarea cu fundamente științifice, ingineresti și ale informaticii		0.5
	CP2	Proiectarea componentelor hardware, software și de comunicații		2
	CP3	Soluționarea problemelor folosind instrumentele științei și ingineriei calculatoarelor		0.5
	CP4	Îmbunătățirea performanțelor sistemelor hardware, software și de comunicații		0.7
	CP5	Proiectarea, gestionarea ciclului de viață, integrarea și integritatea sistemelor hardware, software și de comunicații		0.5
	CP6	Proiectarea sistemelor inteligente		0.4
<b>6.2. Competențe transversale</b>	CT1	Comportarea onorabilă, responsabilă, etică, în spiritul legii pentru a asigura reputația profesiei		0.1
	CT2	Identificarea, descrierea și derularea proceselor din managementul proiectelor, cu preluarea diferitelor roluri în echipă și descrierea clară și concisă, verbal și în scris, în limba română și într-o limbă de circulație internațională, a rezultatelor din domeniul de activitate		0.2
	CT3	Demonstrarea spiritului de inițiativă și acțiune pentru actualizarea cunoștințelor profesionale, economice și de cultură organizațională atât în limba română cât și într-o limbă de circulație internațională		0.1

#### 7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

<b>7.1.</b> Obiectivul general	Inițiere în proiectarea structurilor digitale folosind limbaje de descriere hardware. Inițiere în implementarea sistemelor digitale pe circuite logice programabile.
<b>7.2.</b> Obiectivele specifice	<ul style="list-style-type: none"> <li>- Principiile constructive ale circuitelor programabile PAL, CPLD și FPGA.</li> <li>- Caracteristicile generale ale limbajului descriptor VHDL.</li> <li>- Structura sursei VHDL.</li> <li>- Structura mediilor de dezvoltare a proiectelor VHDL.</li> <li>- Obiecte de date, instrucțiuni, procese și subprograme în VHDL.</li> <li>- Proiectarea structurală cu VHDL.</li> </ul>



	<ul style="list-style-type: none"> <li>- Utilizarea mediilor de dezvoltare a aplicațiilor VHDL.</li> <li>- Utilizarea programelor de simulare a aplicațiilor VHDL.</li> <li>- Tehnica implementării proiectelor pe circuite programabile.</li> <li>- Managementul proiectelor realizate cu limbaje de descriere hardware.</li> <li>- Introducere în limbajul descriptor VeriLog</li> <li>- Lucrul in echipă</li> </ul>
--	--

## 8. Conținuturi

8.1. Curs <sup>20</sup>		Metode de predare <sup>21</sup>	Nr. ore
Curs 1	<p><b>Principiile constructive ale structurilor logice programabile</b></p> <p>Implementarea sistemelor digitale pe structuri programabile. Tipuri de conectori programabili. Principiile circuitelor PLA, PAL, CPLD și FPGA. Performanțele circuitelor CPLD și FPGA actuale.</p>	Prelegere cu suport vizual.	2 ore
Curs 2	<p><b>Structuri logice performante în componența circuitelor CPLD și FPGA.</b></p> <p><b>Principiile programării și testării circuitelor CPLD și FPGA actuale.</b></p>	Prelegere cu suport vizual.	2 ore
Curs 3	<p><b>Evoluția limbajelor de descriere hardware</b></p> <p>Generații de limbaje descriptoare. Introducere în VHDL. Structura mediilor de dezvoltare a proiectelor VHDL.</p>	Prelegere cu suport vizual.	2 ore
Curs 4	<p><b>Structuri fundamentale VHDL</b></p> <p>Identificatori. Clase și tipuri de date. Operatori. Entități logice. Declararea portului entității logice. Modurile semnalelor. Arhitecturi. Tipuri de instrucțiuni folosite în descrierea arhitecturilor. Strategii de descriere a arhitecturilor.</p>	Prelegere cu suport vizual.	2 ore
Curs 5	<p><b>Descrierea structurilor combinaționale</b></p> <p>Descrierea prin ecuații booleene. Descrierea prin instrucțiuni concurente. Descrierea prin instrucțiuni secvențiale.</p>	Prelegere cu suport vizual.	2 ore
Curs 6	<p><b>Descrierea structurilor secvențiale</b></p> <p>Procese. Conceptul de senzitivitate a unui proces la semnale. Lista de senzitivități a unui proces. Descrierea structurilor secvențiale fundamentale. Caracterizarea semnalului de sincronizare. Inițializarea sincronă. Inițializarea asincronă. Ieșiri cu 3 stări. Porturi bidirectionale. Exemple de proiectare.</p>	Prelegere cu suport vizual.	2 ore
Curs 7	<p><b>Descrierea automatelor</b></p> <p>Reprezentarea automatelor in VHDL. Sinteza automatelor prin descrieri comportamentale. Automate Moore. Procedee de generare a ieșirii. Automate Mealy. Exemple de proiectare.</p>	Prelegere cu suport vizual.	2 ore
Curs 8	<p><b>Proiectarea ierarhizată a sistemelor digitale mari</b></p> <p>Conceptul de proiectare ierarhizata. Biblioteci, pachete și itemuri. Componente reutilizabile. Parametri generici și componente generalizate. Exemple de proiectare.</p>	Prelegere cu suport vizual.	2 ore
Curs 9	<p><b>Cicluri și subprograme</b></p> <p>Cicluri simple. Cicluri “for-to”. Cicluri “while”. Cicluri “for-</p>	Prelegere cu suport vizual.	2 ore

	generate”. Utilizarea ciclurilor în descrierea comportamentală și structurală a sistemelor digitale.		
Curs 10	Funcții și proceduri. Funcții predefinite. Funcții definite de utilizator. Utilizarea funcțiilor în proiectarea cu VHDL. Proceduri. Utilizarea procedurilor în descrierea cu VHDL.	Prelegere cu suport vizual.	2 ore
Curs 11	<b>Sinteza și implementarea proiectelor realizate în VHDL</b> Restricții impuse de circuitul integrat programabil. Criterii de optimizare a arhitecturilor. Directive de sinteză. Proiectarea iterativă. Optimizarea fluxului de date.	Prelegere cu suport vizual.	2 ore
Curs 12	<b>Simularea structurilor proiectate cu VHDL</b> Medii și programe de simulare. Simularea interactivă. Simularea prin programe de test. Tablouri de stimuli. Fișiere de stimuli. Generatoare de stimuli. Interpretarea documentației generate de mediile VHDL.	Prelegere cu suport vizual.	2 ore
Curs 13	<b>Introducere în VeriLog HDL</b> Structuri fundamentale, obiecte de date, instrucțiuni	Prelegere cu suport vizual.	2 ore
Curs 14	<b>Proiectarea cu VeriLog HDL</b> Proiectarea structurilor combinaționale și secvențiale. Proiectarea automatelor. Proiectarea structurală.	Prelegere cu suport vizual.	2 ore
<b>Total ore curs:</b>			<b>28</b>

## 8.2. Activități practice

8.2.b. Laborator		Metode de predare <sup>22</sup>	Nr. ore
Laborator 1	Prezentarea mediului WARP de dezvoltare a proiectelor VHDL.		2 ore
Laborator 2	Proiectarea cu VHDL a unor unități logice programabile.		2 ore
Laborator 3	Descrierea în VHDL a multiplexoarelor și demultiplexoarelor		2 ore
Laborator 4	Proiectarea cu VHDL a unor decodificatoare de adresă		2 ore
Laborator 5	Proiectarea cu VHDL a unor dispozitive aritmetice		2 ore
Laborator 6	Descrierea în VHDL a circuitelor basculante bistabile și a registrelor		2 ore
Laborator 7	Descrierea în VHDL a unor registre latch adresabile		2 ore
Laborator 8	Descrierea în VHDL a numărătoarelor		2 ore
Laborator 9	Descrierea în VHDL a automatelor		2 ore
Laborator 10	Proiectarea cu VHDL a unor automate		2 ore
Laborator 11	Descrierea structurală a sistemelor complexe.		2 ore
Laborator 12	Descrierea structurală a unui dispozitiv de reglare automată.		2 ore
Laborator 13	Implementarea proiectelor VHDL pe circuite programabile.		2 ore
Laborator 14	Test final.		2 ore
<b>Total ore laborator:</b>			<b>28</b>

## 9. Bibliografie

9.1. Referințe bibliografice recomandate	WAKERLY J.F. – Circuite digitale – principiile și practicile folosite în proiectare, TEORA, București, 2002
	TOACSE, Gh.,NICULA, D.-Electronică digitală, TEORA, Bucuresti, 1996
	IANA, G., SERBAN, Gh.,IONESCU, L., ANGHELESCU, P. –Programarea cu limbaje de descriere hardware – Aplicații in limbajul VHDL, Ed.Matrix Rom.,Bucuresti, 2010
	NICULA, D. TOACSE, Gh.-Electronică digitala – vol.II (Limbajul VeriLog), Ed.Tehnica, Bucuresti, 2005
	READLER, B.C.- VHDL by Example – a Concise Introduction for FPGA Design, Full Arc Press, USA, 2014
9.2. Referințe bibliografice suplimentare	SKAHILL, K. – VHDL for Programmable Logic, Addison-Wesley, London, 1996
	* * * WARP – VHDL Development System – Language Reference manual, CYPRESS Semiconductor Ltd., San Jose-California, 2002
	HASKELL, R.E., HANNA, D.M. – Introduction to Digital Design Using Digilent FPGA Boards – Block Diagram/VHDL Examples, LBE Books, Rochester Hills, 2009

## 10. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului<sup>23</sup>

Se realizează prin discuții periodice în cadru formal și informal, cu reprezentanții firmelor de profil.

## 11. Evaluare

Tip activitate	11.1 Criterii de evaluare	11.2 Metode de evaluare		11.3 Pondere din nota finală	Obs. <sup>24</sup>
11.4a Examen / Colocviu	• Cunoștințe teoretice și practice însușite (cantitatea, corectitudinea, acuratețea)	Teste pe parcurs <sup>25</sup> :	20%	60%	
		Evaluare finală:	80%		
11.4c Laborator	• Cunoașterea aparaturii, a modului de utilizare a instrumentelor specifice; evaluarea unor instrumente sau realizări, prelucrarea și interpretarea unor rezultate	<ul style="list-style-type: none"> <li>• Chestionar scris</li> <li>• Răspuns oral</li> <li>• Caiet de laborator, lucrări experimentale, referate etc.</li> <li>• Demonstrație practică</li> </ul>		40%	CPE
11.5 Standard minim de performanță <sup>26</sup>					Min.5

**Fișa disciplinei cuprinde componente adaptate persoanelor cu CES (persoane cu dizabilități și persoane cu potențial înalt), în funcție de tipul și gradul acestora, la nivelul tuturor elementelor curriculare (competențe, obiective, conținuturi, metode de predare, evaluare alternativă), pentru a asigura șanse echitabile în pregătirea academică a tuturor studenților, acordând atenție sporită nevoilor individuale de învățare.**



Data completării: |\_0\_|\_|1\_|\_| / |\_0\_|\_|9\_|\_| / |\_2\_|\_|0\_|\_|2\_|\_|2\_|\_|

Data avizării în Departament: |\_0\_|\_|9\_|\_| / |\_0\_|\_|9\_|\_| / |\_2\_|\_|0\_|\_|2\_|\_|2\_|\_|

	<b>Grad didactic, titlul, prenume, numele</b>	<b>Semnătura</b>
<b>Titular disciplină</b>	dr. ing. Constantin DIACONESCU	
<b>Responsabil program de studii</b>	conf. dr. ing. Daniel MORARIU	
<b>Director Departament</b>	prof. dr. ing. Daniel VOLOVICI	
<b>Decan</b>	prof. dr. ing. Sever-Gabriel RACZ	

<sup>1</sup> Licență / Master

<sup>2</sup> 1-4 pentru licență, 1-2 pentru master

<sup>3</sup> 1-8 pentru licență, 1-3 pentru master

<sup>4</sup> Examen, colocviu sau VP A/R – din planul de învățământ

<sup>5</sup> Regim disciplină: O=Disciplină obligatorie; A=Disciplină opțională; U=Facultativă

<sup>6</sup> Categoria formativă: S=Specialitate; F=Fundamentală; C=Complementară; I=Asistată integral; P=Asistată parțial; N=Neasistată

<sup>7</sup> Este egal cu 14 săptămâni x numărul de ore de la punctul 3.1 (similar pentru 3.2.a.b.c.)

<sup>8</sup> Liniile de mai jos se referă la studiul individual; totalul se completează la punctul 3.37.

<sup>9</sup> Între 7 și 14 ore

<sup>10</sup> Între 2 și 6 ore

<sup>11</sup> Suma valorilor de pe liniile anterioare, care se referă la studiul individual.

<sup>12</sup> Suma (3.5.) dintre numărul de ore de activitate didactică directă (NOAD) și numărul de ore de studiu individual (NOSI) trebuie să fie egală cu numărul de credite alocate disciplinei (punctul 3.7) x nr. ore pe credit (3.6.)

<sup>13</sup> Numărul de credit se calculează după formula următoare și se rotunjește la valori vecine întregi (fie prin micșorare fie prin majorare)

$$\text{Nr. credite} = \frac{\text{NOCpSpD} \times C_C + \text{NOApSpD} \times C_A}{\text{TOCpSdP} \times C_C + \text{TOApSdP} \times C_A} \times 30 \text{ credite}$$

Unde:

- NOCpSpD = Număr ore curs/săptămână/disciplina pentru care se calculează creditele
- NOApSpD = Număr ore aplicații (sem./lab./pro.)/săptămână/disciplina pentru care se calculează creditele
- TOCpSdP = Număr total ore curs/săptămână din plan
- TOApSdP = Număr total ore aplicații (sem./lab./pro.)/săptămână din plan
- C<sub>C</sub>/C<sub>A</sub> = Coeficienți curs/aplicații calculate conform tabelului

Coeficienți	Curs	Aplicații (S/L/P)
Licență	2	1
Master	2,5	1,5
Licență lb. străină	2,5	1,25

<sup>14</sup> Se menționează disciplinele obligatoriu a fi promovate anterior sau echivalente

<sup>15</sup> Tablă, videoproiector, flipchart, materiale didactice specifice, platforme on-line etc.

<sup>16</sup> Tehnică de calcul, pachete software, standuri experimentale, platforme on-line etc.

<sup>17</sup> Competențele din Grilele aferente descrierii programului de studii, adaptate la specificul disciplinei

<sup>18</sup> Din planul de învățământ

<sup>19</sup> Creditele alocate disciplinei se distribuie pe competențe profesionale și transversale în funcție de specificul disciplinei

<sup>20</sup> Titluri de capitole și paragrafe

<sup>21</sup> Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții (pentru fiecare capitol, dacă este cazul)

<sup>22</sup> Demonstrație practică, exercițiu, experiment

<sup>23</sup> Legătura cu alte discipline, utilitatea disciplinei pe piața muncii

<sup>24</sup> CPE – condiționează participarea la examen; nCPE – nu condiționează participarea la examen; CEF - condiționează evaluarea finală; N/A – nu se aplică

<sup>25</sup> Se va preciza numărul de teste și săptămânile în care vor fi susținute.

<sup>26</sup> Se particularizează la specificul disciplinei standardul minim de performanță din grila de competențe a programului de studii, dacă este cazul.