

FIȘA DISCIPLINEI

Anul universitar 2024-2025

1. Date despre program

1.1. Instituția de învățământ superior	Universitatea Lucian Blaga din Sibiu
1.2. Facultatea	Facultatea de Inginerie
1.3. Departament	Departamentul de Calculatoare și Inginerie Electrică
1.4. Domeniul de studiu	Calculatoare și Tehnologia Informației
1.5. Ciclul de studii ¹	Master
1.6. Specializarea	INGINERIA CALCULATOARELOR ÎN APLICAȚII INDUSTRIALE

2. Date despre disciplină

2.1. Denumirea disciplinei	Arhitecturi avansate de calcul	Cod	ICAI.301.ZO
2.2. Titular activități de curs	Prof. dr. ing. Adrian FLOREA		
2.3. Titular activități practice	Asist. dr. ing. Radu CHIȘ		
2.4. An de studiu ²	2	2.5. Semestrul ³	3
2.6. Tipul de evaluare ⁴	E		
2.7. Regimul disciplinei ⁵	O	2.8. Categoria formativă a disciplinei ⁶	Z

3. Timpul total estimat

3.1. Extinderea disciplinei în planul de învățământ – număr de ore pe săptămână					
3.1.a.Curs	3.1.b. Seminar	3.1.c. Laborator	3.1.d. Proiect	3.1.e Alte	Total
2		2		0	4
3.2. Extinderea disciplinei în planul de învățământ – Total ore din planul de învățământ					
3.2.a.Curs	3.2.b. Seminar	3.2.c. Laborator	3.2.d. Proiect	3.2.e Alte	Total ⁷
28		28		0	56
Distribuția fondului de timp pentru studiu individual ⁸					Nr. ore
Studiul după manual, suport de curs, bibliografie și notițe					14
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					7
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					56
Tutoriat ⁹					14
Examinări ¹⁰					3
3.3. Total ore alocate studiului individual ¹¹ (NOSIsem)					94
3.4. Total ore din Planul de învățământ (NOADsem)					56
3.5. Total ore pe semestru ¹² (NOADsem + NOSIsem)					150
3.6. Nr ore / ECTS					25
3.7. Număr de credite ¹³					6

4. Precondiții (acolo unde este cazul)

4.1. Discipline necesar a fi promovate anterior (de curriculum) ¹⁴	Cunoștințe referitoare la disciplinele de Programare în limbaj de asamblare și Electronica digitală
4.2. Competențe	Competențe de programare în limbajele C și asamblare

5. Condiții (acolo unde este cazul)

5.1. De desfășurare a cursului ¹⁵	Participare activă, lectura suportului de curs Tablă, videoproiector
5.2. De desfășurare a activităților practice (lab/sem/pr/aplic) ¹⁶	Elaborarea și susținerea lucrărilor planificate. Sală dotată cu calculatoare cu sistem de operare Windows.

6. Competențe specifice acumulate¹⁷

Număr de credite alocate disciplinei ¹⁸			6	Repartizare credite pe competențe ¹⁹
6.1. Competențe profesionale	CP14	proiectează amplasarea componentelor hardware TIC		1
	CP18	proiectează sistemul informatic		1
	CP19	remediază erorile din software		1
	CP23	utilizează instrumente de inginerie software asistată de calculator		1
6.2. Competențe transversale	CT1	aplica cunoștințe științifice, tehnologice și ingineresti		1
	CT3	gândește analitic		1

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1. Obiectivul general	Cunoașterea principiilor hardware-software care stau la baza funcționării sistemelor de calcul de tip mono și multi-procesor
7.2. Obiectivele specifice	• Însușirea principalelor concepte relative la paradigma microarhitecturilor de procesare a informației (instrucțiuni, date), de uz general cât și dedicate, abordate sub forma unui sistem interactiv și integrat la nivelul hardware (microarhitectura) – software de baza (compilator & SO) – aplicații. • Principiile de proiectare/optimizare iterativă a ansamblului microarhitectura-compilator-aplicații, bazate, în esență, pe modelarea și simularea acestora (<i>benchmarking</i>), dar și pe metode analitice de evaluare. • Abordarea microarhitecturilor de calcul, simultan, din punct de vedere formativ, informativ și aplicativ (dezvoltarea de aplicații practice)

8. Conținuturi

8.1. Curs²⁰		Metode de predare²¹	Nr. ore
Curs 1	1.Introducere în problematica microarhitecturilor 1.1 Structura a unui microsistem de calcul. Rolul modulelor componente și interacțiunea acestora (microprocesor, memorii, interfețe, periferice, bus-uri de interconectare, semnale de comenzi și stări, întreruperi etc.) 1.2 Instrucțiuni, cicluri-fază, stări. Probleme ale comunicăției microprocesor – memorii. Memorii DRAM, SRAM, ROM	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2



	(EPROM, EEPROM), FLASH 1.3 Moduri de transfer între CPU și dispozitivele periferice (polling, întreruperi, DMA) 1.4 Sistem de operare, compilator, link-editor, debugger 1.5 Metrice de evaluare a performanțelor Modalități de evaluare a performanțelor microsistemelor de calcul		
Curs 2	2. Arhitectura microprocesorului de "uz general" 2.1. Arhitectura setului de instrucțiuni (ISA – Instruction Set Architecture). Optimizarea ISA în vederea facilitării compilării HLL (High Level Languages) și execuțiilor programelor obiect pe sistem. Exemple de compilare/ execuție apeluri proceduri. CISC vs. RISC. "Fuziunea" CISC & RISC. Exemple comerciale	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 3	2.2 Arhitectura unui microprocesor scalar generic 2.2.1 Registrii interni (clasificare, rol, utilizare software) 2.2.2 Structura/Proiectarea caii de date a microprocesorului 2.2.3 Structura/Proiectarea caii de control a microprocesorului	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 4	3. Proiectarea sistemului ierarhizat de memorii într-o microarhitectura de calcul 3.1 Necesitatea ierarhizării sistemelor de memorii. Problema "Memory-Wall" 3.2 Localități (vecinatati) temporale și spațiale: caracteristici intrinseci ale programelor în execuție.	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 5	3.3 Memorii cache. Funcție și structură. Clasificări după gradele de asociativitate. Funcționare dinamică. Principii de proiectare/implementare. Probleme de coerență/consistență și soluții. Compromisuri optime performanță/complexitate/cost: o schemă adaptivă tip Selective Victim Cache. Performanțe 3.4 Strategii de reducere a latenței memoriei principale	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 6	4. Procesoare pipeline scalare cu set optimizat de instrucțiuni 4.1 Problemele hazardurilor (structurale, de date, de ramificații, alias-uri de memorie). Soluții: vectori coliziune, optimizarea unităților secvențiale de program prin scheduling static și predicția dinamică a ramificațiilor (branches), memory disambiguation (anti-alias)	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 7	4.2 Proiectarea pipeline a microprocesorului. Principii de proiectare a unității de comandă în vederea detectării/ eliminării hazardurilor (control forwarding). 4.3 Probleme legate de evenimentele de excepție în structurile pipeline. Soluții de principiu 4.4 Analiza anti-alias a referințelor la memorie. Execuția condiționată și speculativă a instrucțiunilor. Predicarea, scheduling static global (planificator-reorganizator).	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 8	5. Procesoare cu execuții multiple ale instrucțiunilor (Multiple Instruction Issue – MII) 5.1. Considerații generale. Taxonomii (scheduling static, dinamic; dificultatea modelelor hibride) 5.2. Modele și algoritmi de procesare dinamică out-of-order a instrucțiunilor în microprocesoarele MII. Buffer-ul de reordonare: avantaje și dezavantaje	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2
Curs 9	5.3. Tehnici de optimizare statică a programelor. Optimizări locale (List Scheduling) și globale (Trace Scheduling, Percolation) 5.4. Tehnici de optimizare aferente buclilor de program (Loop Unrolling, Software Pipelining). Principiile compilării iterativ-adaptivă	Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții	2



Curs 10	5.5. Scheduling dinamic vs. scheduling static. Spre o integrare a conceptelor? Studii de caz: Microarhitecturile IA-64 (Merced, Itanium) si HSA (Hatfield Superscalar Architecture) 5.6. Spre o noua generatie arhitecturala de microprocesoare de uz general. Reutilizare dinamica a instructiunilor, predictie generalizata a instr., executii speculative, procesoare cu Checkpoints (Selective Re-Issue & Reuse), Kilo-Instruction-Processors – o solutie la limitarile buffer-ului de reordonare)	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2
Curs 11	6. Microarhitecturi "speciale" 6.1 Microcontrollere – caracteristici arhitecturale specifice 6.2 Porturi (interfețe) paralele. Porturi seriale (UART). Timere. Module PWM (Pulse Width Modulation) 6.3 Module A/D și D/A. Controlere de întreruperi 6.4 Microarhitecturi dedicate (Embedded) 6.5 Compilatoare si alte instrumente software in calculul dedicat	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2
Curs 12	6.6 Elemente ale arhitecturii sistemelor multimicroprocesor 6.7 Sisteme multi-core si many-core. Arhitecturi, modele de programare, coerența si consistența, provocari majore, solutii 6.8 Exploatarea integrată a nivelurilor (gradelor) de paralelism	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2
Curs 13	7. Instrumente software utile in analiza si proiectarea microarhitecturilor 7.1 Asamblare, link-editoare, debuggere. Cross-compilatoare. 7.2 Platforme de simulare monolitice respectiv modulare. Clasificare, caracteristici, utilitate (Execution Driven respectiv Trace Driven). Simularea la nivel tranzactional in sistemele many-core	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2
Curs 14	7.3 Proiectare: Interfata cu utilizatorul si crearea resurselor. Nucleul functional al simulatorului. 7.4 Benchmarking (SPEC, EEMBC etc.). Optimizatoare de cod obiect (scheduling static) 7.4 Exemple, aplicatii	Expunere, prelegere, prezentare la tablă a problematicii studiate, utilizare videoproiector, discuții cu studenții	2
Total ore curs:			28

8.2. Activități practice

8.2.b. Laborator		Metode de predare ²²	Nr. ore
Laborator 1	Arhitectura microprocesoarelor MIPS R2000/R3000	Rezolvare de exerciții și probleme.	2
Laborator 2	Utilizarea simulatorului SPIM. Evidențierea conceptelor legate de cache-uri – modul de organizare, regulile de mapare, algoritmi de înlocuire a blocurilor conflictuale, strategia de scriere – folosind simulatorul PCSPIM-CACHE	Rezolvare de exerciții și probleme.	2
Laborator 3	Investigații arhitecturale utilizând simulatorul SPIM	Rezolvare de exerciții și probleme.	2
Laborator 4	VERIFICARE PE PARCURS	Demonstrație practică, exercițiu.	2
Laborator 5	Arhitectura microprocesoarelor DLX	Demonstrație practică, exercițiu.	2
Laborator 6	Utilizarea simulatorului grafic DLX/Utilizarea simulatorului VLIW-DLX	Demonstrație practică, exercițiu.	2
Laborator 7	Investigații arhitecturale utilizând simulatorul DLX	Demonstrație practică, exercițiu.	2
Laborator 8	Simularea/optimizarea interfeței procesor-cache pentru o arhitectură RISC superscalară parametrizabilă	Rezolvare de exerciții și probleme.	2



Laborator 9	Verificare pe parcurs	Rezolvare de exerciții și probleme.	2
Laborator 10	Optimizarea schemelor de predicție pentru ramificațiile de program în microprocesoarele superscalare (simulator)	Rezolvare de exerciții și probleme.	2
Laborator 11	Metode de reducere a "gap-urilor" tehnologice într-un sistem ierarhizat de memorii. Simulatorul grafic Selective Victim Cache	Demonstrație practică, exercițiu.	2
Laborator 12	Procesarea out-of-order speculativă a instrucțiunilor. Simulatorul grafic SATSIM.	Demonstrație practică, exercițiu.	2
Laborator 13	PSATSIM: instrument software de evaluare a complexității și a consumului de putere în microarhitecturile superscalare	Demonstrație practică, exercițiu.	2
Laborator 14	Verificare finală a cunoștințelor acumulate în orele de aplicații	Colocviu de laborator	2
Total ore laborator			28

9. Bibliografie

9.1. Referințe bibliografice recomandate	Florea Adrian – Predicția dinamică a valorilor în microprocesoarele generației următoare, Editura MatrixROM, 2005.
	HENNESSY J., PATTERSON D. - Computer Architecture: A Quantitative Approach, Morgan Kaufmann (Elsevier), 6-th Edition, 2012
	FLOREA ADRIAN, VINTAN N. LUCIAN – Simularea și optimizarea arhitecturilor de calcul în aplicații practice, Editura Matrix ROM, București, ISBN 973-685-605-4, 2003 (443 pg. + CD atasat), Bibl. Univ. Sibiu - cota 48.351 (4 ex. la Biblioteca ULBS + 4 ex. schimb interbibliotecar); comenzi la www.matrixrom.ro
	VINTAN N. LUCIAN – Prediction Techniques in Advanced Computing Architectures (în limba engleză), Matrix Rom Publishing House, Bucharest, ISBN 978-973-755-137-5, 2007 (292 pg.; 3 ex. ULBS + 7 schimb interbibliotecar; cota Biblioteca ULBS 52.103); http://www.matrixrom.ro/romanian/editura/domenii/informatica.php?id=867#867 ; în format electronic PDF la : http://webpace.ulbsibiu.ro/lucian.vintan
	VINTAN N. LUCIAN – Fundamente ale arhitecturii microprocesoarelor, Editura Matrix Rom, București, ISBN 978-606-25-0276-8, 2016 (547 pg.), v. http://www.matrixrom.ro/romanian/editura/domenii/cuprins.php?cuprins=FA50 ; 2 exemplare la Biblioteca ULBS, cota 04/V64 + 5 schimb inter-bibliotecar
9.2. Referințe bibliografice suplimentare	VINTAN N. LUCIAN – Arhitecturi de procesoare cu paralelism la nivelul instrucțiunilor, Editura Academiei Române, București, 2000 (264 pg.), ISBN 973-27-0734-8 – comanda la www.ear.ro , Bibl. ULBS, cota 45.351 (15 ex. la Biblioteca ULBS)
	Patterson David, Computer Organization and Design MIPS Edition: The Hardware/Software Interface, 2020.
	Florea Adrian, <i>Teaching the Microprocessors Systems Focused on Societal Challenges: Designing of Performant Cache Replacement Algorithms as Green IT Solution</i> , Journal of Digital Information Management (the peer reviewed international journal in digital information science and technology, ISSN 0972-7272), Publisher - Digital Information Research Foundation Chennai, India, Volume 15, Issue 2, April 2017, pp. 50-65, see http://www.dirf.org/jdim/v15i2.asp .
	C. Radu, H. Calborean, A. Florea, A. Gellert, and L. Vintan, "Exploring Some Multicore Research Opportunities. A First Attempt.," in Advanced Computer Architecture and Compilation for Embedded Systems, Terrassa (Barcelona), Spain, 2009.

	Florea, A., Klein, A. F., Badea, V., Ștefănescu, M., & Gellert, A. (2013, October). Using FOCAP tool for teaching microarchitecture simulation and optimization. In <i>2013 17th International Conference on System Theory, Control and Computing (ICSTCC)</i> (pp. 225-230). IEEE.
--	---

10. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului²³

Disciplina își propune formarea unei gândiri critice, algoritmice, înțelegerii structurii sistemelor de calcul și a interacțiunii dintre componentele acestuia, punând bazele abilităților de proiectare specifice aplicațiilor ingineresti.

Se realizează prin discuții periodice în cadru formal și informal cu reprezentanții firmelor de profil.

11. Evaluare

Tip activitate	11.1 Criterii de evaluare	11.2 Metode de evaluare		11.3 Pondere din nota finală	Obs. ²⁴
11.4a Examen / Colocviu	• Cunoștințe teoretice și practice însușite (cantitatea, corectitudinea, acuratețea)	Teste pe parcurs ²⁵ :	15%	70%	CPE
		Teme de casă:	15%		
		Alte activități ²⁶ :	0%		
		Evaluare finală:	70%		
11.4c Laborator	• Cunoașterea aparaturii, a modului de utilizare a instrumentelor specifice; evaluarea unor instrumente sau realizări, prelucrarea și interpretarea unor rezultate	• Chestionar scris • Răspuns oral • Caiet de laborator, lucrări experimentale, referate etc. • Demonstrație practică		30%	CPE, CEF
11.5 Standard minim de performanță ²⁷ • Cunoașterea, înțelegerea și explicarea noțiunilor elementare specifice științei și ingineriei calculatoarelor. • Interes constant manifestat pentru însușirea disciplinei. • Îndeplinirea condițiilor minime obligatorii (50%) în privința temelor de casă, referatelor și a testelor date pe parcursul semestrului.					CPE

Fișa disciplinei cuprinde componente adaptate persoanelor cu CES (persoane cu dizabilități și persoane cu potențial înalt), în funcție de tipul și gradul acestora, la nivelul tuturor elementelor curriculare (competențe, obiective, conținuturi, metode de predare, evaluare alternativă), pentru a asigura șanse echitabile în pregătirea academică a tuturor studenților, acordând atenție sporită nevoilor individuale de învățare.

Data completării: 11.09.2024

Data avizării în Departament: 16.09.2024

	Grad didactic, titlul, prenume, numele	Semnătura
Titular disciplină	Prof. dr. ing. Adrian FLOREA	
Responsabil program de studii	ș.l. dr. inf. Antoniu Gabriel PITIC	



**UNIVERSITATEA
LUCIAN BLAGA
— DIN SIBIU —**

Ministerul Educației
Universitatea "Lucian Blaga" din Sibiu
Facultatea de Inginerie

Director Departament	conf. dr. mat. Radu George CREȚULESCU	
Decan	prof. dr. ing. Maria VINȚAN	

¹ Licență / Master

² 1-4 pentru licență, 1-2 pentru master

³ 1-8 pentru licență, 1-3 pentru master

⁴ Examen, colocviu sau VP A/R – din planul de învățământ

⁵ Regim disciplină: O=Disciplină obligatorie; A=Disciplină opțională; U=Facultativă

⁶ Categoria formativă: S=Specialitate; F=Fundamentală; C=Complementară; I=Asistată integral; P=Asistată parțial; N=Neasistată

⁷ Este egal cu 14 săptămâni x numărul de ore de la punctul 3.1 (similar pentru 3.2.a.b.c.)

⁸ Liniile de mai jos se referă la studiul individual; totalul se completează la punctul 3.37.

⁹ Între 7 și 14 ore

¹⁰ Între 2 și 6 ore

¹¹ Suma valorilor de pe liniile anterioare, care se referă la studiul individual.

¹² Suma (3.5.) dintre numărul de ore de activitate didactică directă (NOAD) și numărul de ore de studiu individual (NOSI) trebuie să fie egală cu numărul de credite alocate disciplinei (punctul 3.7) x nr. ore pe credit (3.6.)

¹³ Numărul de credit se calculează după formula următoare și se rotunjește la valori vecine întregi (fie prin micșorare fie prin majorare)

$$\text{Nr. credite} = \frac{\text{NOCpSpD} \times C_C + \text{NOApSpD} \times C_A}{\text{TOCpSpD} \times C_C + \text{TOApSpD} \times C_A} \times 30 \text{ credite}$$

Unde:

- NOCpSpD = Număr ore curs/săptămână/disciplina pentru care se calculează creditele
- NOApSpD = Număr ore aplicații (sem./lab./pro.)/săptămână/disciplina pentru care se calculează creditele
- TOCpSpD = Număr total ore curs/săptămână din plan
- TOApSpD = Număr total ore aplicații (sem./lab./pro.)/săptămână din plan
- C_C/C_A = Coeficienți curs/aplicații calculate conform tabelului

Coeficienți	Curs	Aplicații (S/L/P)
Licență	2	1
Master	2,5	1,5
Licență lb. străină	2,5	1,25

¹⁴ Se menționează disciplinele obligatorii a fi promovate anterior sau echivalente

¹⁵ Tablă, videoproiector, flipchart, materiale didactice specifice, platforme on-line etc.

¹⁶ Tehnică de calcul, pachete software, standuri experimentale, platforme on-line etc.

¹⁷ Competențele din Grilele aferente descrierii programului de studii, adaptate la specificul disciplinei

¹⁸ Din planul de învățământ

¹⁹ Creditele alocate disciplinei se distribuie pe competențe profesionale și transversale în funcție de specificul disciplinei

²⁰ Titluri de capitole și paragrafe

²¹ Expunere, prelegere, prezentare la tablă a problematicei studiate, utilizare videoproiector, discuții cu studenții (pentru fiecare capitol, dacă este cazul)

²² Demonstrație practică, exercițiu, experiment

²³ Legătura cu alte discipline, utilitatea disciplinei pe piața muncii

²⁴ CPE – condiționează participarea la examen; nCPE – nu condiționează participarea la examen; CEF – condiționează evaluarea finală; N/A – nu se aplică

²⁵ Se va preciza numărul de teste și săptămânile în care vor fi susținute.

²⁶ Cercuri științifice, concursuri profesionale etc.

²⁷ Se particularizează la specificul disciplinei standardul minim de performanță din grila de competențe a programului de studii, dacă este cazul.