

## FIȘA DISCIPLINEI

### 1. Date despre program

Instituția de învățământ superior	Universitatea Lucian Blaga din Sibiu
Facultatea	Facultatea de Inginerie
Departament	Departamentul de Calculatoare și Inginerie Electrică
Domeniul de studiu	Inginerie Electrica
Ciclul de studii	Studii de licență
Specializarea	Electromecanica

### 2. Date despre disciplină

Denumirea disciplinei	Sisteme incorporate			
Codul cursului	Tipul cursului	An de studiu	Semestrul	Număr de credite
39047 704 0713 SO59	Obligatoriu	4	1	4
Tipul de evaluare	Categoriza formativă a disciplinei (DF=fundamentală.; DD=domeniu; DS=specialitate; DC=complementară)			
Colocviu	DS			
Titular activității curs	Prof. univ. dr. ing. Lucian Vintan			
Titular activității seminar / laborator/ proiect	Ing. Flaviu Nistor (Continental)			

### 3. Timpul total estimat

Extinderea disciplinei în planul de învățământ – număr de ore pe săptămână				
Curs	Seminar	Laborator	Proiect	Total
2	-	2	-	4
Extinderea disciplinei în planul de învățământ – Total ore din planul de învățământ				
Curs	Seminar	Laborator	Proiect	Total ( $NOAD_{sem}$ )
28	-	28		56

Distribuția fondului de timp pentru studiu individual		Nr.ore
Studiul după manual, suport de curs, bibliografie și notițe		20
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren		5
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri		10
Tutoriat:		5
Examinări:		4
Total ore alocate studiului individual ( $NOSI_{sem}$ )		44
Total ore pe semestru ( $NOAD_{sem} + NOSI_{sem}$ )		100

### 4. Precondiții (acolo unde este cazul)

De curriculum	Cunoștințe referitoare la disciplinele de <i>Sisteme cu microprocesoare</i>
De competențe	Competențe de programare în limbaj de asamblare

### 5. Condiții (acolo unde este cazul)

De desfășurare a cursului	Participare activă, lectura suportului de curs Tablă, videoproiector
De desfășurare a sem/lab/pr	Elaborarea și susținerea lucrărilor planificate Sală dotată cu calculatoare având instalate instrumentele necesare sustinerii lucrărilor de laborator (v. conținutul lucrărilor de laborator)

### 6. Competențe specifice acumulate

Competențe profesionale	<ul style="list-style-type: none"> <li>• Operarea cu concepte fundamentale din știința calculatoarelor și tehnologia informației</li> <li>• Automatizarea proceselor electromecanice</li> <li>• Realizarea activităților de exploatare, întreținere, service, integrare de sistem</li> </ul>
Competențe transversale	<ul style="list-style-type: none"> <li>• Identificarea obiectivelor de realizat, a resurselor disponibile, condițiilor de finalizare a acestora, etapelor de lucru, timpilor de lucru, termenelor de realizare aferente și riscurilor aferente</li> <li>• Identificarea rolurilor și responsabilităților într-o echipă pluridisciplinară și aplicarea de tehnici de relaționare și muncă eficientă în cadrul echipei</li> <li>• Utilizarea eficientă a surselor informaționale și a resurselor de comunicare și formare profesională asistată (portaluri Internet, aplicații software de specialitate, baze de date, cursuri on-line etc.) atât în limba română cât și într-o limbă de circulație internațională</li> </ul>

### 7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	Cunoașterea principiilor <i>hardware-software</i> care stau la baza funcționării sistemelor de calcul de tip mono și multi-procesor
Obiectivele specifice	<ul style="list-style-type: none"> <li>• Însușirea principalelor concepte relative la paradigma microarhitecturilor de procesare a informației (instrucțiuni, date), de uz general cât și dedicate, abordate sub forma unui sistem interactiv și integrat la nivelul hardware (microarhitectura) – software de baza (compilator &amp; SO) – aplicații.</li> <li>• Principiile de proiectare/optimizare iterativă a ansamblului microarhitectura-compilator-aplicații, bazate, în esență, pe modelarea și simularea acestora (<i>benchmarking</i>), dar și pe metode analitice de evaluare.</li> <li>• Abordarea microarhitecturilor de calcul, simultan, din punct de vedere formativ, informativ și aplicativ (dezvoltarea de aplicații practice)</li> </ul>

## 8. Conținuturi

Curs		Nr. ore
Curs 1	<p><b>1. Introducere in problematica microarhitecturilor</b></p> <p>1.1 Structura a unui microsystem de calcul. Rolul modulelor componente si interactiunea acestora (microprocesor, memorii, interfete, periferice, <i>bus</i>-uri de interconectare, semnale de comenzi si stari, intreruperi etc.)</p> <p>1.2 Instructiuni, cicluri-faze, stari. Probleme ale comunicatiei microprocesor – memorii. Memorii DRAM, SRAM, ROM (EPROM, EEPROM), FLASH</p> <p>1.3 Moduri de transfer intre CPU si dispozitivele periferice (<i>polling</i>, intreruperi, DMA)</p> <p>1.4 Sistem de operare, compilator, link-editor, debugger</p> <p>1.5 Metrice de evaluare a performantelor</p> <p>1.6 Modalitati de evaluare a performantelor microsystemelor de calcul</p>	2
Curs 2	<p><b>2. Arhitectura microprocesorului de "uz general"</b></p> <p>2.1. Arhitectura setului de instructiuni (ISA – <i>Instruction Set Architecture</i>). Optimizarea ISA in vederea facilitarii compilarilor HLL (<i>High Level Languages</i>) si executiilor programelor obiect pe sistem. Exemple de compilare/executie apeluri proceduri. CISC vs. RISC. "Fuziunea" CISC &amp; RISC. Exemple comerciale</p>	2
Curs 3	<p>2.2 Arhitectura unui microprocesor scalar generic</p> <p>2.2.1 Registrii interni (clasificare, rol, utilizare software)</p> <p>2.2.2 Structura/Proiectarea caii de date a microprocesorului</p> <p>2.2.3 Structura/Proiectarea caii de control a microprocesorului</p>	2
Curs 4	<p><b>3. Proiectarea sistemului ierarhizat de memorii intr-o microarhitectura de calcul</b></p> <p>3.1 Necesitatea ierarhizarii sistemelor de memorii. Problema "<i>Memory-Wall</i>"</p> <p>3.2 Localitati (vecinatati) temporale si spatiale: caracteristici intrinseci ale programelor in executie.</p>	2
Curs 5	<p>3.3 Memorii <i>cache</i>. Functie si structura. Clasificari dupa gradele de asociativitate. Functionare dinamica. Principii de proiectare/implementare. Probleme de coerenta/consistenta si solutii. Compromisuri optime performanta/complexitate/cost: o schema adaptiva tip <i>Selective Victim Cache</i>. Performante</p> <p>3.4 Strategii de reducere a latentei memoriei principale</p>	2
Curs 6	<p><b>4. Procesoare <i>pipeline</i> scalare cu set optimizat de instructiuni</b></p> <p>4.1 Problemele hazardurilor (structurale, de date, de ramificatii, alias-uri de memorie). Solutii: vectori coliziune, optimizarea unitatilor secventiale de program prin <i>scheduling</i> static si predictia dinamica a ramificatiilor (<i>branches</i>), <i>memory disambiguation</i> (<i>anti-alias</i>)</p>	2
Curs 7	<p>4.2 Proiectarea <i>pipeline</i> a microprocesorului. Principii de proiectare a unitatii de comanda in vederea detectarii/ eliminarii hazardurilor (<i>control forwarding</i>).</p> <p>4.3 Probleme legate de evenimentele de exceptie in structurile <i>pipeline</i>. Solutii de principiu</p> <p>4.4 Analiza <i>anti-alias</i> a referirilor la memorie. Executia conditionata si speculativa a instructiunilor. Predicarea, <i>scheduling</i> static global (planificator-reorganizator).</p>	2
Curs 8	<p><b>5. Procesoare cu executii multiple ale instructiunilor (<i>Multiple Instruction</i></b></p>	2

	<b>Issue – MII)</b> 5.1. Consideratii generale. Taxonomii ( <i>scheduling</i> static, dinamic; dificultatea modelelor hibride) 5.2. Modele si algoritmi de procesare dinamica <i>out-of-order</i> a instructiunilor in microprocesoarele MII. <i>Buffer</i> -ul de reordonare: avantaje si dezavantaje	
Curs 9	5.3. Tehnici de optimizare statica a programelor. Optimizari locale ( <i>List Scheduling</i> ) si globale ( <i>Trace Scheduling, Percolation</i> ) 5.4. Tehnici de optimizare aferente buclilor de program ( <i>Loop Unrolling, Software Pipelining</i> ). Principiile compilarii iterativ-adaptive	2
Curs 10	5.5. <i>Scheduling</i> dinamic vs. <i>scheduling</i> static. Spre o integrare a conceptelor? Studii de caz: Microarhitecturile IA-64 ( <i>Merced, Itanium</i> ) si HSA ( <i>Hatfield Superscalar Architecture</i> ) 5.6. Spre o noua generatie arhitecturala de microprocesoare de uz general. Reutilizare dinamica a instructiunilor, predictie generalizata a instr., executii speculative, procesoare cu <i>Checkpoints (Selective Re-Issue &amp; Reuse), Kilo-Instruction-Processors</i> – o solutie la limitarile <i>buffer</i> -ului de reordonare)	2
Curs 11	<b>6. Microarhitecturi "speciale"</b> 6.1 Microcontrollere – caracteristici arhitecturale specifice 6.2 Porturi (interfețe) paralele. Porturi seriale (UART). Timere. Module PWM ( <i>Pulse Width Modulation</i> ) 6.3 Module A/D și D/A. Controlere de întreruperi 6.4 Microarhitecturi dedicate ( <i>Embedded</i> ) 6.5 Compilatoare si alte instrumente software in calculul dedicat	2
Curs 12	6.6 Elemente ale arhitecturii sistemelor multimicroprocesor 6.7 Sisteme <i>multi-core</i> si <i>many-core</i> . Arhitecturi, modele de programare, coerenta si consistenta, provocari majore, solutii 6.8 Exploatarea integrata a nivelurilor (gradelor) de paralelism	2
Curs 13	<b>7. Instrumente software utile in analiza si proiectarea microarhitecturilor</b> 7.1 Asamblatoare, <i>link</i> -editoare, <i>debuggere</i> . <i>Cross</i> -compilatoare. 7.2 Platforme de simulare monolitice respectiv modulare. Clasificare, caracteristici, utilitate ( <i>Execution Driven</i> respectiv <i>Trace Driven</i> ). Simularea la nivel tranzactional in sistemele <i>many-core</i>	2
Curs 14	7.3 Proiectare: Interfata cu utilizatorul si crearea resurselor. Nucleul functional al simulatorului. 7.4 <i>Benchmarking</i> (SPEC, EEMBC etc.). Optimizatoare de cod obiect ( <i>schedulere</i> statice) 7.4 Exemple, aplicatii	2
<b>Total ore curs:</b>		28
<b>Laborator</b>		Nr. ore
Lab 1	Protectia muncii	2
Lab 2	Mediul de dezvoltare MPLAB IDE Selectarea dispozitivului Crearea proiectului Setarea limbajului de programare (alegerea compilatorului folosit pentru proiect)	2
Lab 3	Denumirea proiectului Adăugarea fișierelor în proiect	2

	<p>Setările microcontrolerului Descriere generală - Low Pin Count Demo Board Schema electrică - Low Pin Count Demo Board Layout - Low Pin Count Demo Board Lista component - Low Pin Count Demo Board</p> <p>Probleme, Tema</p>	
Lab 4	<p>Embedded C Introducere Sintaxa limbajului C Comentarii Directive de pre-procesare Variabile Funcții Operatori Instrucțiuni de control Programare embedded Bucla infinită Interruperi Operații pe biți Aplicație propusă</p> <p>Probleme , Tema</p>	2
Lab 5	<p>Prezentare <math>\mu</math>C Introducere Caracteristici principale – PIC16F690 Diagrama pinilor și descrierea acestora Arhitectura microcontrolerului PIC16F690 Harta memorie</p> <p>Probleme, Tema .</p>	2
Lab 6	<p>Pinul de ieșire Limitări electrice Probleme propuse Aplicație propusă Model Software</p> <p>Problemă</p>	2
Lab 7	<p>Pinul de intrare (Input pin) Pull-up/Pull-down Switch Debounce Probleme propuse Aplicație propusă Model software</p> <p>Problemă, Tema.</p>	2
Lab 8	<p>Timer 1 Descriere Timer 1 Aplicație Configurarea timer-ului Model software</p> <p>Problemă. Tema.</p>	2

Lab 9	Timer 2 Descriere Timer 2 Aplicații propuse Configurarea timer-ului Model software Problemă, Tema.	2
Lab 10	Servomotor Comanda unui servomotor Aplicație propusă Model software Problemă, Tema.	2
Lab 11	Convertor Analog Numeric Introducere Descriere ADC pe 10 biți Aplicație propusă Configurarea ADC Model software	2
Lab 12	UART Descriere modul UART Blocul de transmisie Blocul de recepție Setarea Ceasului Regiștri de configurare ai modulului UART Aplicație propusă Configurarea modulului UART Model software.	2
Lab 13	Recapitulare și revizuire puncte laborator. Rezolvat probleme.	2
Lab 14	Verificarea cunostintelor acumulate și recuperari	2
<b>Total ore laborator</b>		<b>28</b>

### Metode de predare

Prelegeri, problematizări, studii de caz, exerciții, conversații, explicații, demonstrații și dezbateri.	Limba de predare	Română
--	------------------	--------

### Bibliografie

Referințe bibliografice recomandate	<b>VINTAN LUCIAN.</b> - <i>Organizarea și proiectarea microarhitecturilor. Note de curs</i> (pdf, 336 pagini A4; practic, cursul de Sisteme cu microprocesoare), URL: <a href="http://webspaces.ulbsibiu.ro/lucian.vintan/html/Organizarea.pdf">http://webspaces.ulbsibiu.ro/lucian.vintan/html/Organizarea.pdf</a>
	<b>PATTERSON D., HENNESSY J.</b> - <i>Computer Organization and Design, The Hardware/ Software Interface</i> , Morgan Kaufmann Publishers, 2 <sup>nd</sup> Edition, 1998 (traducere romaneasca la Editura ALL, 2000)
	<b>FLOREA ADRIAN, VINTAN N. LUCIAN</b> – <i>Simularea și optimizarea arhitecturilor de calcul în aplicații practice</i> , Editura Matrix ROM, București, ISBN 973-685-605-4, 2003 (443 pg. + CD atasat), Bibl. Univ. Sibiu - cota 48.351 (4 ex. la Biblioteca ULBS + 4 ex. schimb interbibliotecar); comenzi la <a href="http://www.matrixrom.ro">www.matrixrom.ro</a>



	<b>VINȚAN N. LUCIAN</b> – <i>Fundamente ale arhitecturii microprocesoarelor</i> , Editura Matrix Rom, București, ISBN 978-606-25-0276-8, 2016 (547 pg.), v. <a href="http://www.matrixrom.ro/romanian/editura/domenii/cuprins.php?cuprins=FA50">http://www.matrixrom.ro/romanian/editura/domenii/cuprins.php?cuprins=FA50</a> ; 2 exemplare la Biblioteca ULBS, cota 04/V64 + 5 schimb inter-bibliotecar
Referințe bibliografice suplimentare	<b>VINTAN N. LUCIAN</b> – <i>Arhitecturi de procesoare cu paralelism la nivelul instructiunilor</i> , Editura Academiei Romane, Bucuresti, 2000 (264 pg.), ISBN 973-27-0734-8 – comanda la <a href="http://www.ear.ro">www.ear.ro</a> , Bibl. ULBS, cota 45.351 (15 ex. la Biblioteca ULBS)
	<b>HAYES J.</b> – <i>Computer Architecture and Organization</i> , Third Edition, McGraw Hill, 1998

**9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului**

Se realizeaza prin contacte periodice cu acestia in vederea analizei problemei.

**10. Evaluare**

Tip activitate	Criterii de evaluare	Metode de evaluare	Ponderea în nota finală	Obs.*
Curs	Teste pe parcursul semestrului	Lucrare scrisă	10%	CPE
	Examen de semestru	Examen scris	60%	CEF
	Alte activități: prezenta la curs	-	5%	nCPE
Laborator	Activități aplicative	Evaluare orala aplicații realizate Fișă de evaluare seminar	15%	CPE
	Teme / referate		10%	nCPE
Standard minim de performanță				
50% rezultat după însumarea punctajelor ponderate conform coloanei 4				

(\* ) CPE – condiționează participarea la examen; nCPE – nu condiționează participarea la examen; CEF - condiționează evaluarea finală;

Data completării: 14.10.2016

Data avizării în Departament:.....

	Grad didactic, titlul, prenume, numele	Semnătura
Titular disciplină	Prof. dr. ing. Lucian VINTAN	

Director de departament	Prof. dr. ing. Daniel VOLOVICI	
-------------------------	--------------------------------	--