

**FIȘA DISCIPLINEI**

Denumirea disciplinei :		Organizarea microarhitecturilor			
Codul disciplinei:		390456261117DO42			
Programul de studii:		Ingineria sistemelor multimedia			
Catedra:		Calculatoare si automatizari			
Facultatea:		Inginerie			
Universitatea:		"Lucian Blaga" din Sibiu			
Anul de studiu:	3	Semestrul	6	Tipul de evaluare finală	E
Regimul disciplinei (DI=obligatorie/ DO=opțională/DF=liber aleasă):			DI	Numărul de credite:	5
Categorია formativă a disciplinei (DF=fundamentală.; DI=ingineresti; DS=specialitate; DC=complementară)					DS
Total ore din planul de învățământ				Total ore pe semestru:	
Titularul disciplinei: Prof. univ. dr. ing. Lucian VINTAN, m.c. ASTR					

Numărul total de ore (pe semestru) din planul de învățământ					
Total ore/ semestru	C	S	L	P	Total
	3		2		5

<b>Obiective:</b>	<ul style="list-style-type: none"> <li>• Inusirea principalelor concepte relative la paradigma microarhitecturilor de procesare a informatiei (instrucțiuni, date), de uz general cât si dedicate, abordate sub forma unui sistem interactiv si integrat la nivelul hardware (microarhitectura)–software de baza (compilator&amp;SO)– aplicații.</li> <li>• Principiile de proiectare/optimizare iterativă a ansamblului microarhitectura-compilator-aplicatii, bazate, in esenta, pe modelarea si simularea acestora (<i>benchmarking</i>), dar si pe metode analitice de evaluare.</li> <li>• Abordarea microarhitecturilor de calcul, simultan, din punct de vedere formativ, informativ si aplicativ (dezvoltarea de aplicatii practice)</li> </ul>
<b>Competențe specifice disciplinei</b>	<p><b>1. Cunoaștere și înțelegere:</b></p> <ul style="list-style-type: none"> <li>• Cunoasterea aprofundata a paradigmei microsystemelor de procesare a informatiei (instrucțiuni &amp; control aferent, cale de date), de uz general cât si dedicate, abordate sub forma unui sistem interactiv si integrat la nivelurile hardware – software (compilator &amp; SO)– aplicații</li> </ul> <p><b>2. Explicare și interpretare:</b></p> <ul style="list-style-type: none"> <li>• Functionarea de ansamblu si respectiv la nivelul fiecarui modul component, a unui microsystem integrat de calcul, din punct de vedere al interactiunilor hardware-software</li> <li>• Dezvoltarea unor deprinderi de analiza si sinteza a sistemelor-subsystemelor de calcul de uz general, respectiv a celor dedicate</li> <li>• Intelegerea modului de procesare a programelor pe masinile hardware si a influentei arhitecturii asupra performantelor software-ului (sistem, aplicatii)</li> </ul>

**3. Instrumental – aplicative:**

- Dezvoltarea aptitudinilor practice de lucru cu micro sisteme de calcul, simulatoare, compilatoare, debuggere, benchmark-uri etc., aferente unor microarhitecturi de calcul consacrate, in vederea proiectarii-dezvoltarii de aplicatii hardware-software integrate

**4. Atitudinale:**

- capacitatea de utilizare a mijloacelor moderne de documentare și de simulare/evaluare a microarhitecturilor;
- crearea unui limbaj tehnic adecvat analizelor si dezvoltarilor experimentale in domeniul micro sistemelor;
- capacitatea studentilor de a lucra in echipe de cate 2-4 membri, in vederea efectuarii unor lucrari de laborator.

Conținutul tematic (descriptori)	TEMATICA CURSURILOR - <a href="http://webspaces.ulbsibiu.ro/lucian.vintan/index.html#11">http://webspaces.ulbsibiu.ro/lucian.vintan/index.html#11</a>		
	Nr. crt.	Denumirea temei	Nr. ore
	0	<b>1.Introducere in problematica microarhitecturilor</b> 1.1 Structura a unui micro sistem de calcul. Rolul modulelor componente si interactiunea acestora (microprocesor, memorii, interfete, periferice, bus-uri de interconectare, semnale de comenzi si stari, intreruperi etc.) 1.2 Instructiuni, cicluri-faze, stari. Probleme ale comunicatiei microprocesor – memorii. Memorii DRAM, SRAM, ROM (EPROM, EEPROM), FLASH 1.3 Moduri de transfer intre CPU si dispozitivele periferice ( <i>polling</i> , intreruperi, DMA) 1.4 Sistem de operare, compilator, link-editor, debugger 1.5 Metrice de evaluare a performantelor. 1.6 Modalitati de evaluare a performantelor micro sistemelor de calcul	3 ore
	1	<b>2. Arhitectura microprocesorului de “uz general”</b> 2.1. Arhitectura setului de instructiuni (ISA – <i>Instruction Set Architecture</i> ). Optimizarea ISA in vederea facilitarii compilarilor HLL ( <i>High Level Languages</i> ) si executiilor programelor obiect pe sistem. Exemple de compilare/executie apeluri (recursive) proceduri. CISC vs. RISC. “Fuziunea” CISC & RISC. Exemple comerciale 2.2 Arhitectura unui microprocesor scalar generic 2.2.1 Registrarii interni (clasificare, rol, utilizare software) 2.2.2 Structura/Proiectarea caii de date a microprocesorului 2.2.3 Structura/Proiectarea caii de control a microprocesorului	5 ore

	<p>2</p> <p><b>3. Proiectarea sistemului ierarhizat de memorii intr-o microarhitectura de calcul</b></p> <p>3.1 Necesitatea ierarhizarii sistemelor de memorii. Problema “<i>Memory-Wall</i>”</p> <p>3.2 Localitati (vecinatati) temporale si spatiale: caracteristici intrinseci ale programelor in executie. Vecinatatea valorilor instructiunilor – un concept novator si fertil</p> <p>3.3 Memorii <i>cache</i>. Functie si structura. Clasificari. Functionare dinamica. Principii de proiectare/implementare. Probleme de coerenta/consistenta si solutii. Compromisuri optime performanta/complexitate/cost: o schema adaptiva tip <i>Selective Victim Cache</i>. Performante</p> <p>3.4 Strategii de reducere a latentei memoriei principale</p>	6 ore
	<p>3</p> <p><b>4. Procesoare <i>pipeline</i> scalare cu set optimizat de instructiuni</b></p> <p>4.1 Problemele hazardurilor (structurale, de date, de ramificatii, aliasuri de memorie). Solutii: vectori coliziune, optimizarea unitatilor secventiale de program prin <i>scheduling</i> si predictia ramificatiilor(<i>branches</i>), <i>memory disambiguation (antialias)</i></p> <p>4.2 Proiectarea <i>pipeline</i> a microprocesorului. Principii de proiectare a unitatii de comanda in vederea detectarii/eliminarii hazardurilor (<i>control forwarding</i>).</p> <p>4.3 Probleme legate de evenimentele de exceptie in structurile <i>pipeline</i>. Solutii de principiu</p> <p>4.4 Analiza anti-alias a referirilor la memorie. Executia conditionata si speculativa a instructiunilor. Predicarea, <i>scheduling</i> static global (planificator-reorganizator).</p>	7 ore
	<p>4</p> <p><b>5. Procesoare cu executii multiple ale instructiunilor (<i>Multiple Instruction Issue – MII</i>)</b></p> <p>5.1. Consideratii generale. Taxonomii (<i>scheduling</i> static, dinamic, dificultatea modelelor hibride)</p> <p>5.2. Modele si algoritmi de procesare dinamica <i>out-of-order</i> a instructiunilor in microprocesoarele MII. <i>Buffer</i>-ul de reordonare: avantaje si dezavantaje</p> <p>5.3. Tehnici de optimizare statica a programelor. Optimizari locale si globale (<i>Trace Scheduling, Percolation</i>)</p> <p>5.4. Tehnici de optimizare aferente buclelor de program (<i>Loop Unrolling, Software Pipelining</i>). Principiile compilarii adaptive</p> <p>5.5. <i>Scheduling</i> dinamic vs. <i>scheduling</i> static. Spre o integrare a conceptelor? Studii de caz: Microarhitecturile IA-64 (<i>Merced, Itanium</i>) si HSA (<i>Hatfield Superscalar Architecture</i>)</p>	9 ore

	<p>5 <b>6. Microarhitecturi “speciale”</b></p> <p>6.1 Microcontrollere – caracteristici arhitecturale specifice</p> <p>6.2 Microarhitecturi dedicate (Embedded)</p> <p>6.2.1 Compilatoare si alte instrumente software in calculul dedicat</p> <p>6.2.2 Optimizări statice ale programelor obiect in microarhitecturile dedicate</p> <p>6.2.3 Caracteristici si restrictii ale limbajelor HLL dedicate (Embedded C, C++, Java)</p> <p>6.2.4 Hardware re-configurabil</p> <p>6.2.5 Principii de proiectare ale aplicatiilor dedicate</p> <p>6.2.6 Tipuri de aplicatii embedded (imagini-JPEG, telecom, digital video-MPEG, automotive, VoIP, procesoare de retea, consumer)</p> <p>6.3 Benchmarking si evaluarea performantelor. Sistemul VEX (ISA, Compiler, Simulator)</p> <p>6.4 Reducerea consumurilor de putere in sistemele mobile</p>	6 ore
	<p>6 <b>7. Instrumente software utile in analiza si proiectarea microarhitecturilor</b></p> <p>7.1 Asamblare, <i>link</i>-editoare, <i>debuggere</i>. <i>Cross-compiler</i>.</p> <p>7.2 Platforme de simulare monolitice respectiv modulare (<i>SimpleScalar / UniSim</i>). Clasificare, caracteristici, utilitate (<i>Execution Driven</i> respectiv <i>Trace Driven</i>). Simularea la nivel tranzitional in sistemele <i>many-core</i></p> <p>7.3 Proiectare: Interfata cu utilizatorul si crearea resurselor. Nucleul functional al simulatorului.</p> <p>7.4 <i>Benchmarking</i> (SPEC, EEMBC). Optimizatoare de cod obiect (<i>schedulere</i> statice)</p> <p>7.4 Exemple, aplicatii</p>	6 ore
<b>TEMATICA SEMINARIILOR/LABORATOARELOR/PROIECTULUI</b>		
1.	Arhitectura microprocesoarelor MIPS R2000/R3000	2
2.	Utilizarea simulatorului SPIM. Evidențierea conceptelor legate de cache-uri – modul de organizare, regulile de mapare, algoritmi de înlocuire a blocurilor conflictuale, strategia de scriere – folosind simulatorul PCSPIM-CACHE	2
3.	Investigații arhitecturale utilizând simulatorul SPIM	2
4.	Arhitectura microprocesoarelor DLX	2
5.	Utilizarea simulatorului grafic DLX/Utilizarea simulatorului VLIW-DLX	2
6.	Investigații arhitecturale utilizând simulatorul DLX	2
7.	Simularea/optimizarea interfeței procesor-cache pentru o arhitectură RISC superscalară parametrizabilă	2
8.	Optimizarea schemelor de predicție pentru ramificațiile de program în procesoarele superscalare avansate (simulator)	2

	9.	Microarhitecturi dedicate. Platforma VEX, MultiMedia benchmarks, EEMBC benchmarks	4
	10	Procesarea <i>out-of-order</i> agresiv-speculativă a instrucțiunilor. Simulatorul grafic SATSIM. PSATSIM: instrument software de evaluare a complexității și a consumului de putere în microarhitecturile superscalare	6
	11.	Verificare finala a cunostintelor acumulate in orele de aplicatii	2

Metode de predare / seminarizare	Expunerea (clasica -deductiva, inductiva si formalizata; expuneri PPT etc.), conversația euristică, problematizare, studii de caz, prelegere intensificată, teme de casa. Se utilizeaza inclusiv si predilect, vechile principii ale educatiei paideice, in virtutea carora, studenti si lector deopotriva, dau si primesc cunostinte.
----------------------------------	--

Stabilirea notei finale (procentaje)	- răspunsurile la examen/colocviu(evaluare finală)	60%
	- teste pe parcursul semestrului	20%
	- răspunsurile finale la lucrările practice de laborator	10%
	- activități gen teme/referate/eseuri/traduceri/proiecte etc.	
	- teme de control	10%
	- alte activități( <i>precizați</i> ).....	
	- TOTAL	100%

<p>Descrieți modalitatea practică de evaluare finală, E/V ( de exemplu: lucrare scrisă (descriptive și/sau test grilă și/sau probleme etc.), examinare orală cu bilete, colocviu individual ori în grup, proiect etc)</p> <p>Evaluarea finală va cuprinde rezolvarea a 5-6 probleme cu un pronuntat caracter aplicativ (asigurand inclusiv verificarea stapanirii conceptelor teoretice esentiale), fiecare cuprinzand 2-4 sub-probleme. Subiectele vor acoperi intreaga problematica cuprinsa in programa analitica. Aceste probleme totalizeaza 100 de puncte, repartizate judicios, functie de dificultatea specifica a fiecarei sub-probleme.</p>	
<p><b>Cerințe minime pentru nota 5</b></p> <ul style="list-style-type: none"> <li>- Nota 5 la activități aplicative la laborator, temelor si testelor pe parcurs;</li> <li>- Nota 5 la examenul propriu-zis (adica minim 50 puncte din cele 100 puncte aferente problemelor examenului final)</li> </ul>	<p><b>Cerințe pentru nota 10</b></p> <ul style="list-style-type: none"> <li>- punctaj maxim pentru toate activitatile din timpul semestrului;</li> <li>- peste 94 puncte la examenul final.</li> </ul> <p>Pentru rezultate deosebite în activitatea de cercetare se acordă bonificații de până la 2 puncte la nota finală (conform regulamentului de evaluare al Facultății de inginerie).</p>
<b>TOTAL ore studiu individual (pe semestru) = 84</b>	

<b>Bibliografia</b>	<p><b>Minimală obligatorie:</b></p> <p>• <b>VINTAN LUCIAN.</b>- <i>Organizarea si proiectarea microarhitecturilor. Note de curs</i> (pdf, 318 pagini A4), URL: <a href="http://webspaces.ulbsibiu.ro/lucian.vintan">http://webspaces.ulbsibiu.ro/lucian.vintan</a></p> <p><b>Complementară:</b></p> <p>• <b>VINTAN N. LUCIAN</b> – <i>Arhitecturi de procesoare cu paralelism la nivelul instructiunilor</i>, Editura Academiei Romane, Bucuresti, 2000 (264 pg.), ISBN 973-27-0734-8 – comanda la <a href="http://www.ear.ro">www.ear.ro</a>, Bibl. ULBS, cota 45.351 (15 ex. la Biblioteca ULBS)</p> <p>• <b>VINTAN LUCIAN, FLOREA ADRIAN</b> - <i>Sisteme cu microprocesoare - aplicatii</i>, Editura Universitatii "L. Blaga" din Sibiu, ISBN 973-9410-46-4 , Sibiu, 1999 (245 pg.) Bibl. Univ. Sibiu, cota 43.800 (15 ex. intern + 15 ex. schimb interbibliotecar)</p> <p>• <b>VINTAN N. LUCIAN, FLOREA ADRIAN</b> – <i>Microarhitecturi de procesare a informatiei</i>, Editura Tehnica, Bucuresti, ISBN 973-31-1551-7, cota bibl. ULBS 45.797 (16 schimb+14 intern bibl.ULBS), 2000 (312 pg)</p> <p>• <b>FLOREA ADRIAN, VINTAN N. LUCIAN</b> – <i>Simularea si optimizarea arhitecturilor de calcul in aplicatii practice</i>, Editura Matrix ROM, Bucuresti, ISBN 973-685-605-4, 2003 (443 pg. + CD atasat), Bibl. Univ. Sibiu - cota 48.351 (4 ex. la Biblioteca ULBS + 4 ex. schimb interbibliotecar); comenzi la <a href="http://www.matrixrom.ro">www.matrixrom.ro</a></p> <p>• <b>VINTAN N. LUCIAN</b> – <i>Prediction Techniques in Advanced Computing Architectures</i> (in limba engleza), Matrix Rom Publishing House, Bucharest, ISBN 978-973-755-137-5, 2007 (292 pg.; 3 ex. ULBS + 7 schimb interbibliotecar; cota Biblioteca ULBS 52.103); <a href="http://www.matrixrom.ro/romanian/editura/domenii/informatica.php?id=867#867">http://www.matrixrom.ro/romanian/editura/domenii/informatica.php?id=867#867</a> ; in format electronic PDF la : <a href="http://webspaces.ulbsibiu.ro/lucian.vintan">http://webspaces.ulbsibiu.ro/lucian.vintan</a></p> <p>• <b>VINTAN LUCIAN.</b>- <i>Generația următoare</i>, în revista PC-Report, nr.3, Editura Computer Press Agora, ISSN 1220-9856, martie, 2000</p> <p>• <b>VINTAN LUCIAN.</b>- <i>Procesorul IA-64: între evoluție și revoluție</i>, în revista PC-Report, nr.5, Editura Computer Press Agora, ISSN 1220-9856, mai, 2000</p> <p>• <b>HENNESSY J., PATTERSON D.</b> - <i>Computer Architecture: A Quantitative Approach</i>, Morgan Kaufmann (Elsevier), 3<sup>rd</sup> Edition, 2003</p> <p>• <b>PATTERSON D., HENNESSY J.</b> - <i>Computer Organization and Design, The Hardware/ Software Interface</i>, Morgan Kaufmann Publishers, 2<sup>nd</sup> Edition, 1998 (traducere romaneasca la Editura ALL, 2000)</p> <p>• <b>FISHER J., FARABOSCHI P., YOUNG C.</b> – <i>Embedded Computing</i>, Morgan Kaufmann Publishers (Elsevier), 2005</p> <p>• <b>HAYES J.</b> – <i>Computer Architecture and Organization</i>, Third Edition, McGraw Hill, 1998</p>
---------------------	---

Lista materialelor didactice utilizate în procesul de predare:

Tabla și creta; videoproiector și laptop, prezentari PPT ale cursului; curs și îndrumar de aplicații, publicate, existente la Biblioteca ULBS dar și în format electronic pe pagina de web a titularului de curs - <http://webspaces.ulbsibiu.ro/lucian.vintan/>.

Rețea de calculatoare, Sisteme operare: Linux, Windows, Instrumente soft: Visual C++ v.6.0, set utilitare GCC, set simulatoare SimpleScalar v.3.0 și M-SIM (SMT), simulatoare LC-2, SPIM, DLX, SATSim, set simulatoare complexe pentru optimizarea microarhitecturilor avansate (dezvoltate local), simulator CACTI și Watch (consum putere), benchmark-uri SPEC 2000, benchmark-uri Stanford-HSA. Frame-uri modulare de dezvoltare pentru arhitecturi *multi* și *many-cores*.

	Grad didactic, titlul, prenume, numele	Semnătura
Coordonator de disciplină	Prof.univ.dr.ing. Lucian VINTAN Membru (c.) al Acad. de Științe Tehnice din România	

22.09.2010

ȘEF CATEDRĂ

Conf. dr. ing. Ioan Z. MIHU