

FIȘA DISCIPLINEI

Denumirea disciplinei :		Microarhitecturi			
Codul disciplinei:					
Programul de studii:		INGINERIA CALCULATOARELOR IN APLICATII INDUSTRIALE (/SIC)			
Catedra:		Calculatoare si automatizari			
Facultatea:		Inginerie			
Universitatea:		"Lucian Blaga" din Sibiu			
Anul de studiu:	2	Semestrul	1	Tipul de evaluare finală	E
Regimul disciplinei (DI=obligatorie/ DO=opțională/DF=liber aleasă):			DI	Numărul de credite:	7
Categorია formativă a disciplinei (DF=fundamentală.; DI=ingineresti; DS=specialitate; DC=complementară)					DS
Total ore din planul de învățământ				Total ore pe semestru:	56
Titularul disciplinei: Prof. univ. dr. ing. Lucian VINTAN, m.c.ASTR					

Numărul total de ore (pe semestru) din planul de învățământ					
Total ore/ semestru	C	S	L	P	Total
	2		2		4

Obiective:	<ul style="list-style-type: none"> • Inusirea principalelor concepte relative la paradigma microarhitecturilor de procesare a informatiei (instrucțiuni, date), de uz general cât si dedicate, abordate sub forma unui sistem interactiv la nivelul hardware – software – aplicații. • Principiile de proiectare/optimizare iterativă a ansamblului microarhitectura-aplicatii HLL, bazat in esenta pe modelarea si simularea acestora (<i>benchmarking</i>). • Abordarea microarhitecturilor de calcul, simultan, din punct de vedere formativ, informativ si aplicativ (dezvoltarea de aplicatii)
Competențe specifice disciplinei	<p>1. Cunoaștere și înțelegere:</p> <ul style="list-style-type: none"> • Intelegerea unor arhitecturi novatoare, avansate, de procesare a informatiei precum si a metodologiilor de cercetare ale acestora • O viziune unificata asupra ingineriei calculatoarelor <p>2. Explicare și interpretare:</p> <ul style="list-style-type: none"> • Explicarea si interpretarea calitativa a rezultatelor cantitative obtinute prin simulari complexe. Intelegerea actiunii diversilor parametri asupra performantei sistemelor avansate de calcul. Stapanirea complexitatii proiectelor arhitecturale. • Intelegerea aprofundata a dependentei dintre performanta aplicatiilor software si caracteristicile arhitecturii hardware

3. Instrumental – aplicative

- Dezvoltarea aptitudinilor practice de lucru cu sisteme de calcul avansate, simulatoare complexe si medii de dezvoltare, compilatoare, debuggere, benchmark-uri etc., aferente unor microarhitecturi de calcul moderne, in vederea proiectarii-dezvoltarii de aplicatii hardware-software integrate si evaluarii performantelor acestora

4. Atitudinale:

- capacitatea de utilizare a mijloacelor moderne de documentare și de simulare/evaluare a arhitecturilor complexe;
- crearea unui limbaj tehnic adecvat analizelor si dezvoltarilor experimentale in domeniul microprocesoarelor si multiprocesoarelor;
- capacitatea studentilor de a lucra in echipe de cate 2-4 membri, in vederea efectuarii unor aplicatii relative complexe.

Conținutul științific

I. Programa analitică a cursului - <http://webspaces.ulbsibiu.ro/lucian.vintan/index.html#11>

1. Introducere in problematica microarhitecturilor de procesare a informatiei 1.1 Structura a unui microsystem de calcul. Rolul modulelor componente si interactiunea acestora (microprocesor, memorii, interfete, periferice, bus-uri de interconectare, semnale de comenzi si stari, intreruperi etc.) 1.2 Instructiuni, cicluri-faze, stari. Probleme ale comunicatiei microprocesor – memorii. Memorii DRAM, SRAM, ROM (EPROM, EEPROM) 1.3 Moduri de transfer intre CPU si dispozitivele periferice (<i>polling</i> , intreruperi, DMA) 1.4 Sistem de operare, compilator, link-editor, debugger 1.5 Metrice de evaluare a performantelor. Alegerea metricilor 1.6 Modalitati de evaluare a performantelor microsystemelor de calcul	1 ora
2. Arhitectura microprocesorului de “uz general” 2.1. Arhitectura setului de instructiuni (ISA – <i>Instruction Set Architecture</i>). Optimizarea ISA in vederea facilitarii compilarilor HLL (<i>High Level Languages</i>) si executiilor programelor pe sistem. Exemple de compilare/executie apeluri (recursive) proceduri. CISC vs. RISC. “Fuziunea” CISC & RISC. Exemple comerciale 2.2 Arhitectura unui microprocesor scalar generic 2.2.1 Registrii interni (clasificare, rol, utilizare software) 2.2.2 Structura/Proiectarea caii de date a microprocesorului 2.2.3 Structura/Proiectarea caii de control a microprocesorului 2.2.4 Proiectarea <i>pipeline</i> a microprocesorului. Principii de proiectare a unitatii de comandă in vederea detectarii/ eliminarii hazardurilor (<i>control forwarding</i>).	4 ore
3. Proiectarea sistemului ierarhizat de memorii intr-o microarhitectura de calcul 3.1 Necesitatea ierarhizarii sistemelor de memorii. Problema “ <i>Memory-Wall</i> ” 3.2 Localitati (vecinatati) temporale si spatiale: caracteristici intrinseci ale programelor in executie 3.3 Memorii cache. Functie si structura. Clasificari. Functionare dinamica. Principii de proiectare/implementare. Probleme de coerenta/consistenta si solutii. Compromisuri optime performanta/complexitate/cost: o schema adaptiva tip <i>Selective Victim Cache</i> . Performante 3.4 Strategii de reducere a latentei memoriei principale	4 ore
4. Procesoare pipeline scalare cu set optimizat de instructiuni 4.1 Problemele hazardurilor (structurale, de date, de ramificatii, aliasuri de memorie). Solutii: vectori coliziune, optimizarea unitatilor secventiale de program si predictia	4 ore

ramificatiilor(<i>branches</i>), <i>disambiguation</i> 4.2 Probleme legate de evenimentele de exceptie in structurile <i>pipeline</i> . Solutii de principiu 4.3 Analiza anti-alias a referirilor la memorie. Executia conditionata si speculativa a instructiunilor. Predicarea, scheduling static global (planificator).	
5. Procesoare cu executii multiple ale instructiunilor (<i>Multiple Instruction Issue – MII</i>) 5.1. Consideratii generale. Taxonomii (scheduling static, dinamic, modele hibride) 5.2. Modele si algoritmi de procesare dinamica <i>out-of-order</i> a instructiunilor in microprocesoarele MII 5.3. Tehnici de optimizare statica a programelor. Optimizari locale si globale (<i>Trace Scheduling, Percolation</i>) 5.4. Tehnici de optimizare aferente buclilor de program (<i>Loop Unrolling, Software Pipelining</i>). Principiile compilarii adaptive 5.5. Scheduling dinamic vs. scheduling static. Spre o integrare a conceptelor? Studii de caz: Microarhitecturile IA-64 (<i>Merced, Itanium</i>) si HSA (<i>Hatfield Superscalar Architecture</i>) 5.6. Spre o noua generatie arhitecturala de microprocesoare de uz general. Posibile caracteristici arhitecturale (reutilizare, predictie generalizata, speculatie, pre-fetch si issue speculative, <i>Kilo-Instruction-Processors</i> etc.).	7 ore
6. Microarhitecturi “speciale” 6.1 Microcontrollere – caracteristici arhitecturale specifice 6.2 Microarhitecturi dedicate (<i>Embedded</i>) 6.2.1 Compilatoare si alte instrumente software in calculul dedicat 6.2.2 Optimizări statice ale programelor obiect in microarhitecturile dedicate 6.2.3 Caracteristici si restrictii ale limbajelor HLL dedicate (Embedded C, C++, Java) 6.2.4 Hardware re-configurabil 6.2.5 Principii de proiectare ale aplicatiilor dedicate 6.2.6 Tipuri de aplicatii embedded (imagini-JPEG, telecom, digital video-MPEG, automotive, VoIP, procesoare de retea) 6.3 Benchmarking si evaluarea performantelor. Sistemul VEX (ISA, Compiler, Simulator) 6.4 Reducerea consumurilor de putere in sistemele mobile	4 ore
7. Instrumente software utile in analiza si proiectarea microarhitecturilor 7.1 Asamblare, linkeditoare, debuggere. Cross-compilatoare. 7.2 Platforme de simulare (SimpleScalar si UniSim). Clasificare, caracteristici, utilitate (<i>Execution</i> respectiv <i>Trace Driven</i>). 7.3 Proiectare: Interfata cu utilizatorul si crearea resurselor. Nucleul functional al simulatorului. 7.4 Benchmarking (SPEC). Optimizatoare de cod obiect (<i>schedulere</i> statice) 7.4 Exemple, aplicatii	4 ore
TOTAL	28 ore

II. Programa analitică a aplicatiilor

Nr.crt.	Denumirea temei	Nr. ore
1	Arhitectura microprocesoarelor MIPS R2000/R3000	2
2	Utilizarea simulatorului SPIM	2

3	Investigații arhitecturale utilizând simulatorul SPIM	2
4	Arhitectura microprocesoarelor DLX	2
5	Utilizarea simulatorului grafic DLX	2
6	Investigații arhitecturale utilizând simulatorul DLX	2
7	Simularea/optimizarea interfeței procesor-cache pentru o arhitectură RISC superscalară parametrizabilă	2
8	Optimizarea schemelor de predicție pentru ramificațiile de program în procesoarele superscalare avansate (simulator)	2
9	Metode de reducere a “gap-urilor” tehnologice într-un sistem ierarhizat de memorii. Simulatorul grafic <i>Selective Victim Cache</i>	2
10	Procesarea <i>out-of-order</i> agresiv-speculativă a instrucțiunilor. Simulatorul grafic SATSIM	4
11	Microarhitecturi dedicate. Platforma VEX, MultiMedia benchmarks, EEMBC benchmarks	4
12	Verificare finală a cunostintelor acumulate în orele de aplicații	2
TOTAL		28 ore

BIBLIOGRAFIE (selectiva):

1. VINTAN N. LUCIAN – *Arhitecturi de procesoare cu paralelism la nivelul instrucțiunilor*, Editura Academiei Romane, Bucuresti, 2000 (264 pg.), ISBN 973-27-0734-8 – comanda la www.ear.ro, Bibl. ULBS, cota 45.351 (15 ex. la Biblioteca ULBS)
2. VINTAN LUCIAN, FLOREA ADRIAN - *Sisteme cu microprocesoare - aplicații*, Editura Universității "L. Blaga" din Sibiu, ISBN 973-9410-46-4 , Sibiu, 1999 (245 pg.) Bibl. Univ. Sibiu, cota 43.800 (15 ex. intern + 15 ex. schimb interbibliotecar)
3. VINTAN N. LUCIAN, FLOREA ADRIAN – *Microarhitecturi de procesare a informației*, Editura Tehnica, Bucuresti, ISBN 973-31-1551-7, cota bibl. ULBS 45.797 (16 schimb+14 intern bibl.ULBS), 2000 (312 pg)
- 4.FLOREA ADRIAN, VINTAN N. LUCIAN – *Simularea și optimizarea arhitecturilor de calcul în aplicații practice*, Editura Matrix ROM, Bucuresti, ISBN 973-685-605-4, 2003 (443 pg. + CD atasat), Bibl. Univ. Sibiu - cota 48.351 (4 ex. la Biblioteca ULBS + 4 ex. schimb interbibliotecar); comenzi la www.matrixrom.ro
5. VINTAN LUCIAN.- *Generația următoare*, în revista PC-Report, nr.3, Editura Computer Press Agora, ISSN 1220-9856, martie, 2000
- 6.VINTAN LUCIAN.- *Procesorul IA-64: între evoluție și revoluție*, în revista PC-Report, nr.5, Editura Computer Press Agora, ISSN 1220-9856, mai, 2000
- 7.VINTAN LUCIAN.- *Organizarea și proiectarea microarhitecturilor. Note de curs* (pdf, 270 pagini A4), URL: <http://webspaces.ulbsibiu.ro/lucian.vintan>
7. HENNESSY J., PATTERSON D. - *Computer Architecture: A Quantitative Approach*, Morgan Kaufmann (Elsevier), 3rd Edition, 2003
8. PATTERSON D., HENNESSY J. - *Computer Organization and Design, The Hardware/Software Interface*, Morgan Kaufmann Publishers, 2nd Edition, 1998 (traducere romaneasca la Editura ALL, 2000)
9. FISHER J., FARABOSCHI P., YOUNG C. – *Embedded Computing*, Morgan Kaufmann Publishers (Elsevier), 2005
10. HAYES J. – *Computer Architecture and Organization*, Third Edition, McGraw Hill, 1998
11. VINTAN N. LUCIAN – *Prediction Techniques in Advanced Computing Architectures* (in limba engleza), Editura Matrix Rom, Bucuresti, 2007 (292 pg.)
12. JERRAYA A., WOLF W. (Editors) – *Multiprocessors Systems on Chips*, Morgan Kaufmann Publishers (Elsevier), 2005

Modalități de evaluare a cunoștințelor studenților raportate la programa analitică

Forma de examinare: examen scris.

Nota finală include:

- a) teme de casă (N1) – 20%
- b) activitatea desfășurată la laborator (N2) – 30%
- c) examen final (N3) – 50%

Nota finală (NF) se obține ca o medie ponderată: $NF=0,2 \times N1+0,3 \times N2+0,5 \times N3$

Condiții de promovare: minim nota 5 pe toate componentele (N1, N2, N3).

Modalități de actualizare și perfecționare a programei analitice

Actualizarea programei analitice se realizează periodic în concordanță cu tendințele prezente în cursurile de largă referință internațională (text-books în editurile americane și europene recunoscute), cu progresul științific și tehnologic precum și cu realizările relevante în domeniu (asa cum apar acestea în conferințele respectiv în revistele de specialitate). Actualizarea programei analitice se face și pe baza cooperărilor internaționale pe care titularul de curs le are cu grupurile de arhitectura calculatoarelor din cadrul universitatilor din Hertfordshire, UK (unde este Visting Research Fellow – v. <http://homepages.feis.herts.ac.uk/%7Ectca/>), Augsburg (prof. Theo Ungerer), Catalunya Barcelona (Prof. Mateo Valero), Delft, NL (prof. Stamatis Vassiliadis) și respectiv prin calitatea sa de expert evaluator al programului de cercetare European FP6 NoE "High Performance Embedded Architectures and Compilers" – HiPEAC, v. www.hipeac.net

Modalități de corelare a programei analitice cu alte discipline din planul de învățământ

Conținutul programei și corelarea acesteia cu programele altor discipline conexe (Introducere în organizarea calculatoarelor și limbaje de asamblare, Structura sistemelor de calcul, Sisteme dedicate etc.) face obiectul unor analize periodice pe care le realizează colectivul de cadre didactice implicat. În acest mod se decid ajustările ce se impun precum și corelările necesare.

Metode de predare / seminarizare	Expunerea (clasică -deductivă, inductivă și formalizată; expuneri PPT etc.), conversația euristică, problematizare, studii de caz, prelegere intensificată, teme de casă. Se utilizează inclusiv și predilect, vechile principii ale educației paideice, în virtutea cărora, studenții și lectorii deopotrivă, dau și primesc cunoștințe.
----------------------------------	---

Stabilirea notei finale (procentaje)	- răspunsurile la examen/colocviu (evaluare finală)	50%
	- teste pe parcursul semestrului	20%
	- răspunsurile finale la lucrările practice de laborator	30%
	- activități gen teme/referate/eseuri/traduceri/proiecte etc.	
	- teme de control	10%
	- alte activități (precizați).....	
	- TOTAL	100%

Descrieți modalitatea practică de evaluare finală, E/V (de exemplu: lucrare scrisă (descriptive și/sau test grilă și/sau probleme etc.), examinare orală cu bilete, colocviu individual ori în grup, proiect etc)

Evaluarea finală va cuprinde rezolvarea a 5-6 probleme cu un pronunțat caracter aplicativ (asigurând inclusiv verificarea stăpânirii conceptelor teoretice esențiale), fiecare cuprinzând 2-4 sub-probleme. Subiectele vor acoperi întreaga problemă cuprinsă în programa analitică.

Aceste probleme totalizeaza 100 de puncte, repartizate judicios, functie de dificultatea specifica a fiecarei sub-probleme.

Cerințe minime pentru nota 5

- Nota 5 la activități aplicative la laborator, temelor și testelor pe parcurs;
- Nota 5 la examenul propriu-zis (adica minim 50 puncte din cele 100 puncte aferente problemelor examenului final)

Cerințe pentru nota 10

- punctaj maxim pentru toate activitățile din timpul semestrului;
- peste 95 puncte la examenul final.

Pentru rezultate deosebite în activitatea de cercetare se acordă bonificații de până la 2 puncte la nota finală (conform regulamentului de evaluare al Facultății de inginerie).

TOTAL ore studiu individual (pe semestru) = 56

Bibliografia	<p>Minimală obligatorie:</p> <ul style="list-style-type: none"> • • VINTAN N. LUCIAN – <i>Prediction Techniques in Advanced Computing Architectures</i> (in English Language), Matrix Rom Publishing House, Bucharest, 2007 (292 pg.); comenzi la www.matrixrom.ro • VINTAN N. LUCIAN – <i>Documentatii (articole, prezentari PPT, teze etc.) aferente acestei discipline,</i> URL: http://webspaces.ulbsibiu.ro/lucian.vintan/index.html#11 • <p>Complementară:</p> <ol style="list-style-type: none"> 1. VINTAN N. LUCIAN – <i>Arhitecturi de procesoare cu paralelism la nivelul instructiunilor</i>, Editura Academiei Romane, Bucuresti, 2000 (264 pg.), ISBN 973-27-0734-8 – comanda la www.ear.ro, Bibl. ULBS, cota 45.351 (15 ex. la Biblioteca ULBS) 2. VINTAN LUCIAN, FLOREA ADRIAN - <i>Sisteme cu microprocesoare - aplicatii</i>, Editura Universitatii "L. Blaga" din Sibiu, ISBN 973-9410-46-4 , Sibiu, 1999 (245 pg.) Bibl. Univ. Sibiu, cota 43.800 (15 ex. intern + 15 ex. schimb interbibliotecar) 3. VINTAN N. LUCIAN, FLOREA ADRIAN – <i>Microarhitecturi de procesare a informatiei</i>, Editura Tehnica, Bucuresti, ISBN 973-31-1551-7, cota bibl. ULBS 45.797 (16 schimb+14 intern bibl.ULBS), 2000 (312 pg) 4. FLOREA ADRIAN, VINTAN N. LUCIAN – <i>Simularea si optimizarea arhitecturilor de calcul in aplicatii practice</i>, Editura Matrix Rom, Bucuresti, ISBN 973-685-605-4, 2003 (443 pg. + CD atasat), Bibl. Univ. Sibiu - cota 48.351 (4 ex. la Biblioteca ULBS + 4 ex. schimb interbibliotecar); comenzi la www.matrixrom.ro 5. VINTAN LUCIAN.- <i>Generația următoare</i>, în revista PC-Report, nr.3, Editura Computer Press Agora, ISSN 1220-9856, martie, 2000 6. VINTAN LUCIAN.- <i>Procesorul IA-64: între evoluție și revoluție</i>, în revista PC-Report, nr.5, Editura Computer Press Agora, ISSN 1220-9856, mai, 2000 7. VINTAN LUCIAN.- <i>Organizarea si proiectarea microarhitecturilor. Note de curs</i> (pdf, 270 pagini A4), URL: http://webspaces.ulbsibiu.ro/lucian.vintan 7. HENNESSY J., PATTERSON D. - <i>Computer Architecture: A Quantitative Approach</i>, Morgan Kaufmann (Elsevier), 3rd Edition, 2003 8. PATTERSON D., HENNESSY J. - <i>Computer Organization and Design, The Hardware/ Software Interface</i>, Morgan Kaufmann Publishers, 2nd Edition, 1998 (traducere romaneasca la Editura ALL, Bucuresti, 2000) 9. FISHER J., FARABOSCHI P., YOUNG C. – <i>Embedded Computing</i>, Morgan Kaufmann Publishers (Elsevier), 2005 10. HAYES J. – <i>Computer Architecture and Organization</i>, Third Edition, McGraw Hill, 1998 11. JERRAYA A., WOLF W. (Editors) – <i>Multiprocessors Systems on Chips</i>, Morgan Kaufmann Publishers (Elsevier), 2005
---------------------	--

Lista materialelor didactice utilizate în procesul de predare:

Tabla și creta; videoproiector și laptop, prezentari PPT ale cursului; curs și îndrumar de aplicații, publicate, existente la Biblioteca ULBS dar și în format electronic pe pagina de web a titularului de curs - <http://webspace.ulbsibiu.ro/lucian.vintan/>.

Rețea de calculatoare, Sisteme operare: Linux, Windows, Instrumente soft: Visual C++ v.6.0, set utilitare GCC, set simulatoare SimpleScalar v.3.0 și M-SIM (SMT), simulatoare LC-2, SPIM, DLX, SATSim, set simulatoare complexe pentru optimizarea microarhitecturilor avansate (dezvoltate local), simulator CACTI și Watch (consum putere), benchmark-uri SPEC 2000, benchmark-uri Stanford-HSA. Frame-urile de cercetare dezvoltare UniSim, Multi2Sim, Msim, M5 etc. pentru arhitecturi multi și *many-cores*.

Coordonator de disciplină	Grad didactic, titlul, prenume, numele	Semnătura
	Prof.univ.dr.ing. Lucian VINTAN Membru (c.) al Acad. de Științe Tehnice din România	

22.09.2010

ȘEF CATEDRĂ

Conf. dr. ing. Ioan Z. MIHU